



7. Programmable Interrupt Controller

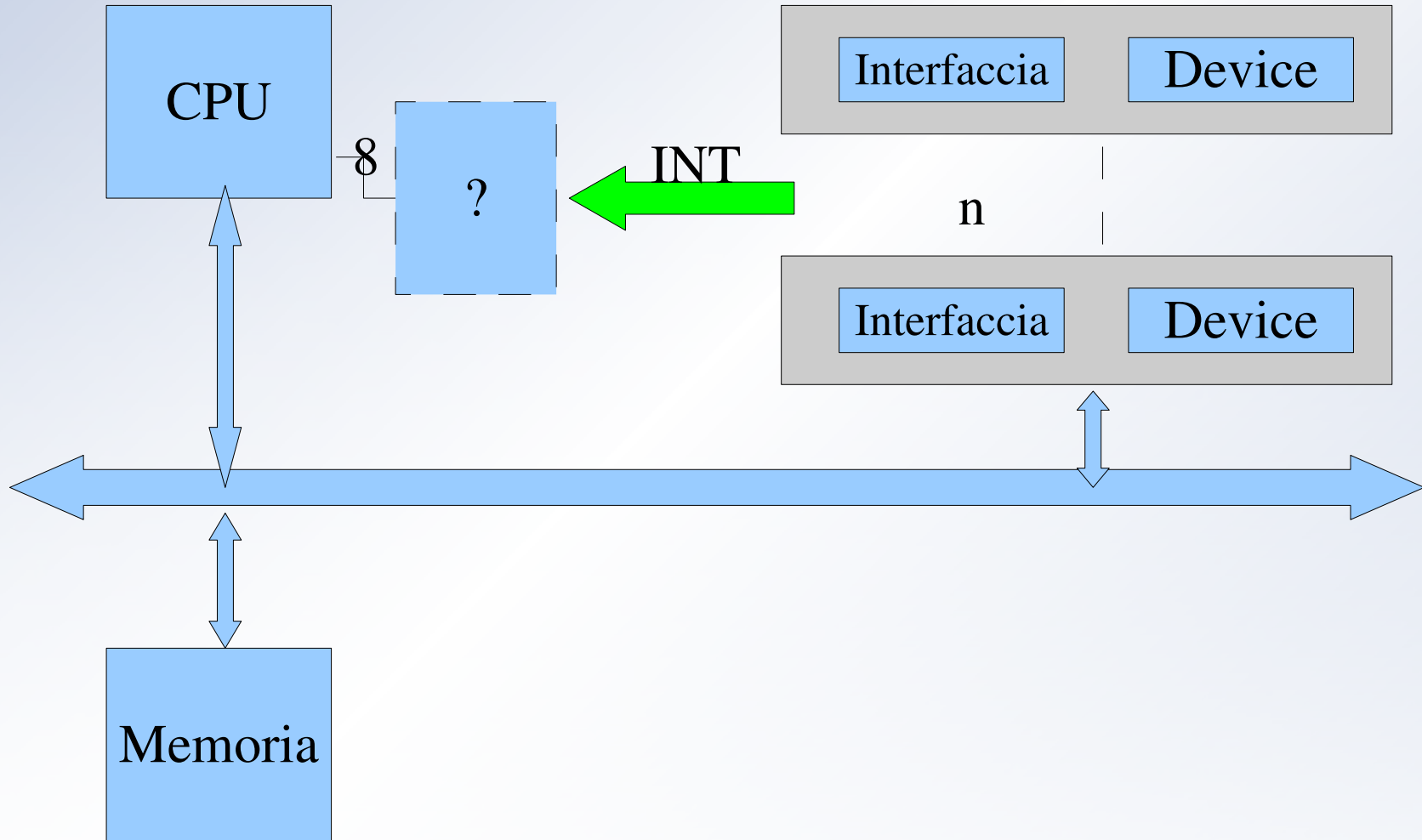
Your Name

Your Title

Your Organization (Line #1)

Your Organization (Line #2)

Programmable Interrupt Controller



Problemi Gestione Interruzione

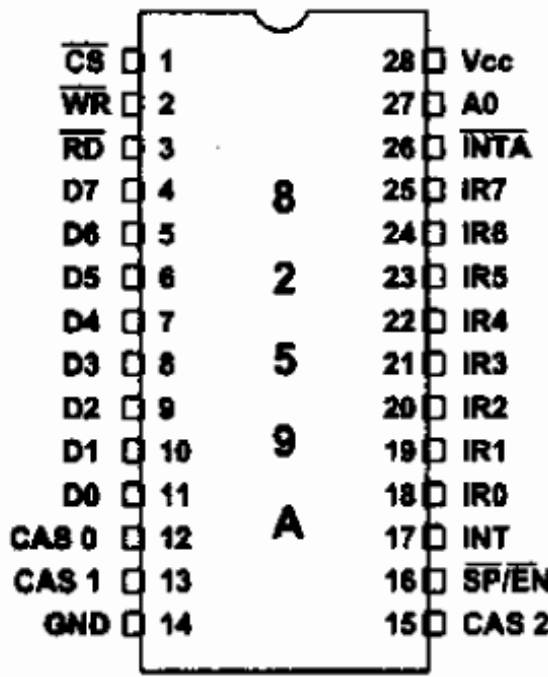
- Poche Linee Interruzione lato CPU
- In genere molti Device
 - Si può cercare di risolvere con daisy-chain ma
 - A volte è necessaria una gestione più intelligente
- Utilizzo di dispositivi appositi per la gestione delle interruzione da parte di più devices
- Configurazione in Cascata nel caso in cui sia necessario gestire più interruzioni.

PIC i8259A

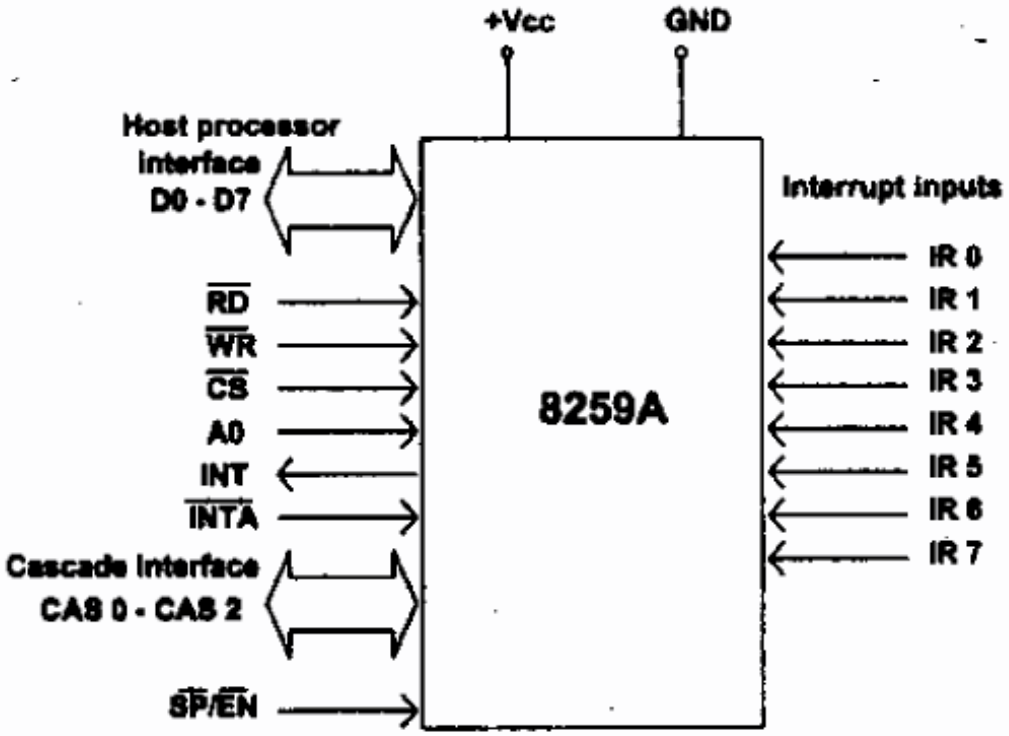
- Il componente industriale di riferimento è l'Intel 8259A
- Un singolo PIC gestisce fino a 8 livelli di priorità
- Utilizzando più PIC in cascata è possibile gestire fino a 64 livelli di priorità
- Prevede diverse modalità di gestione

PIC i8259a

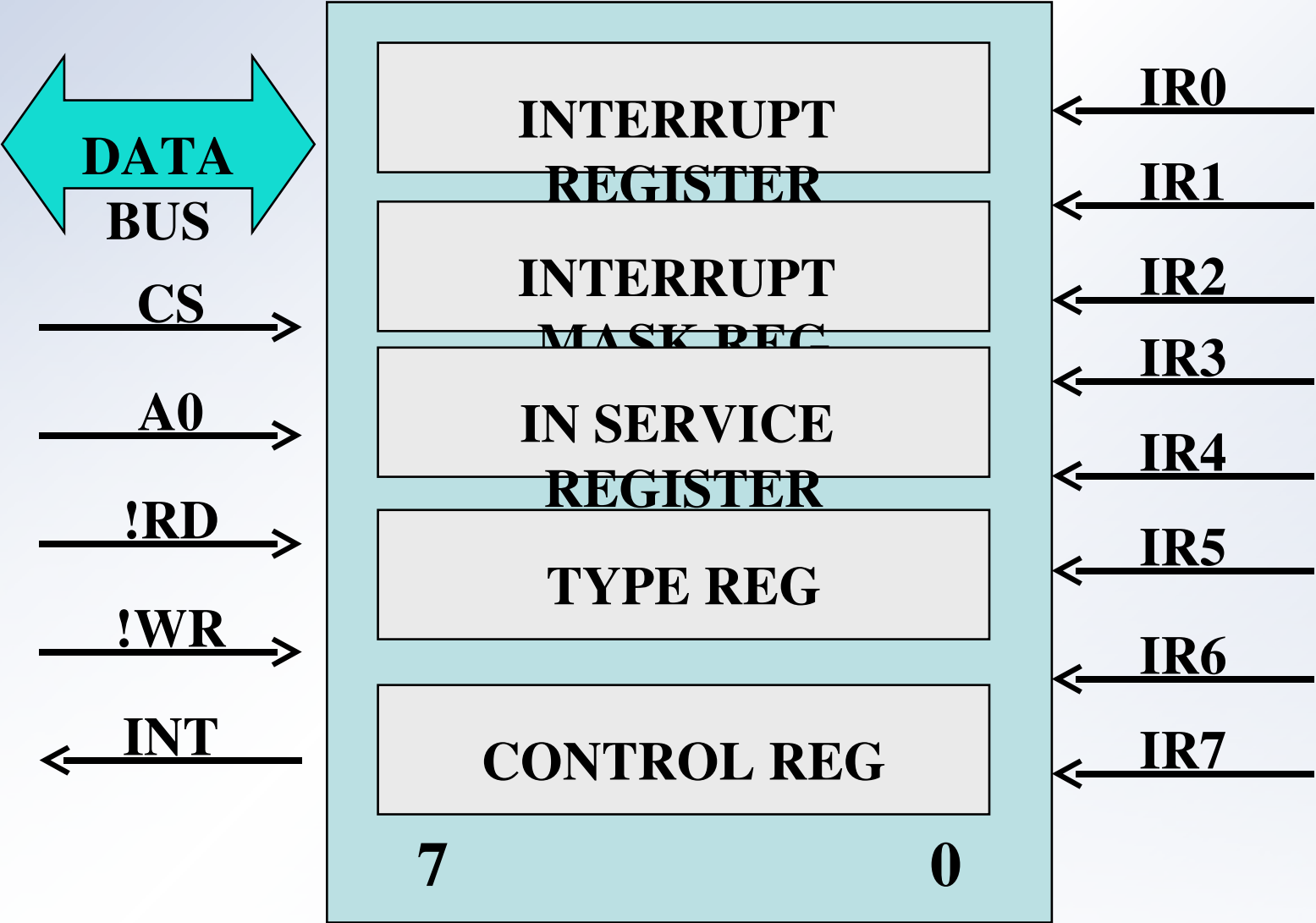
Pin description



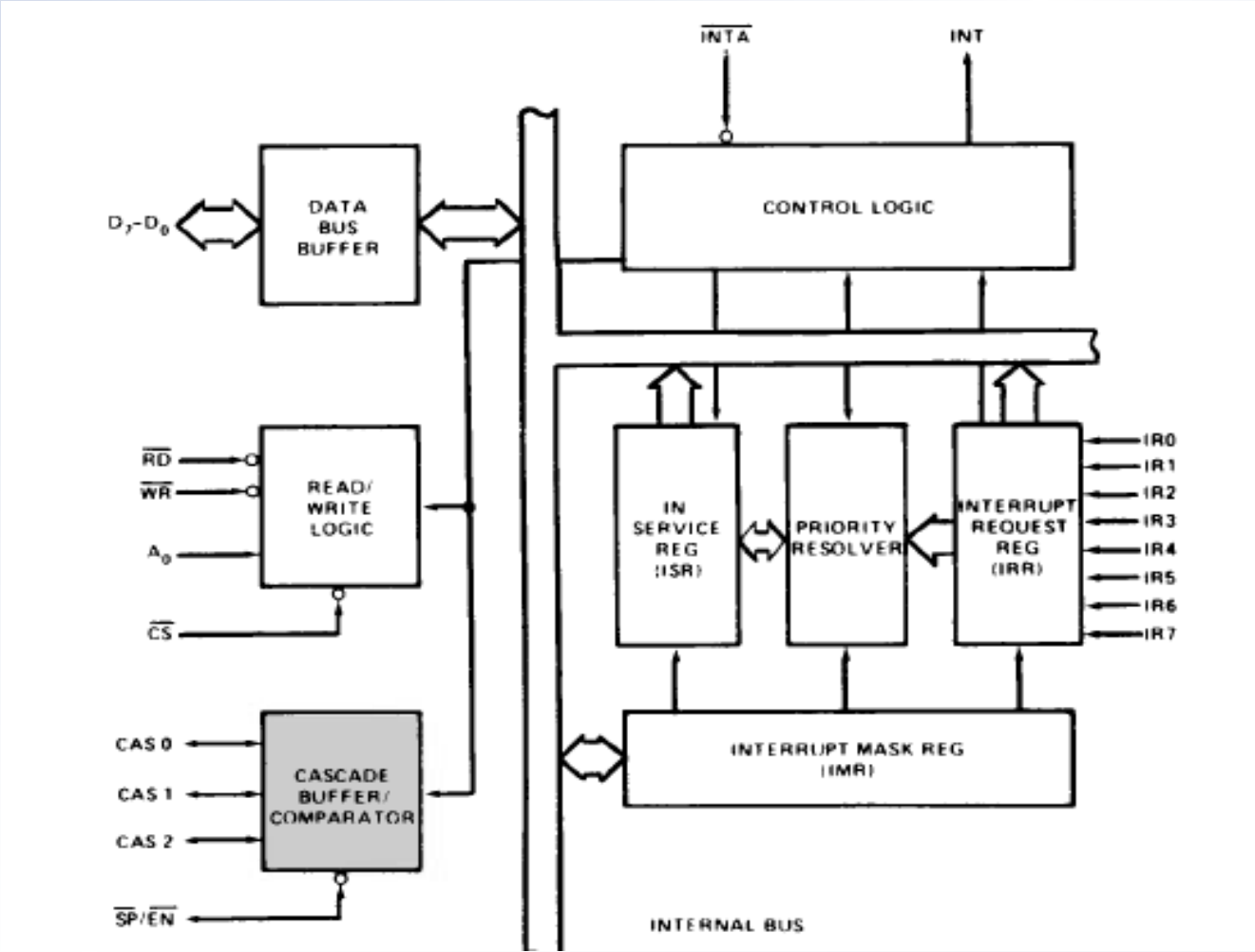
Block diagram



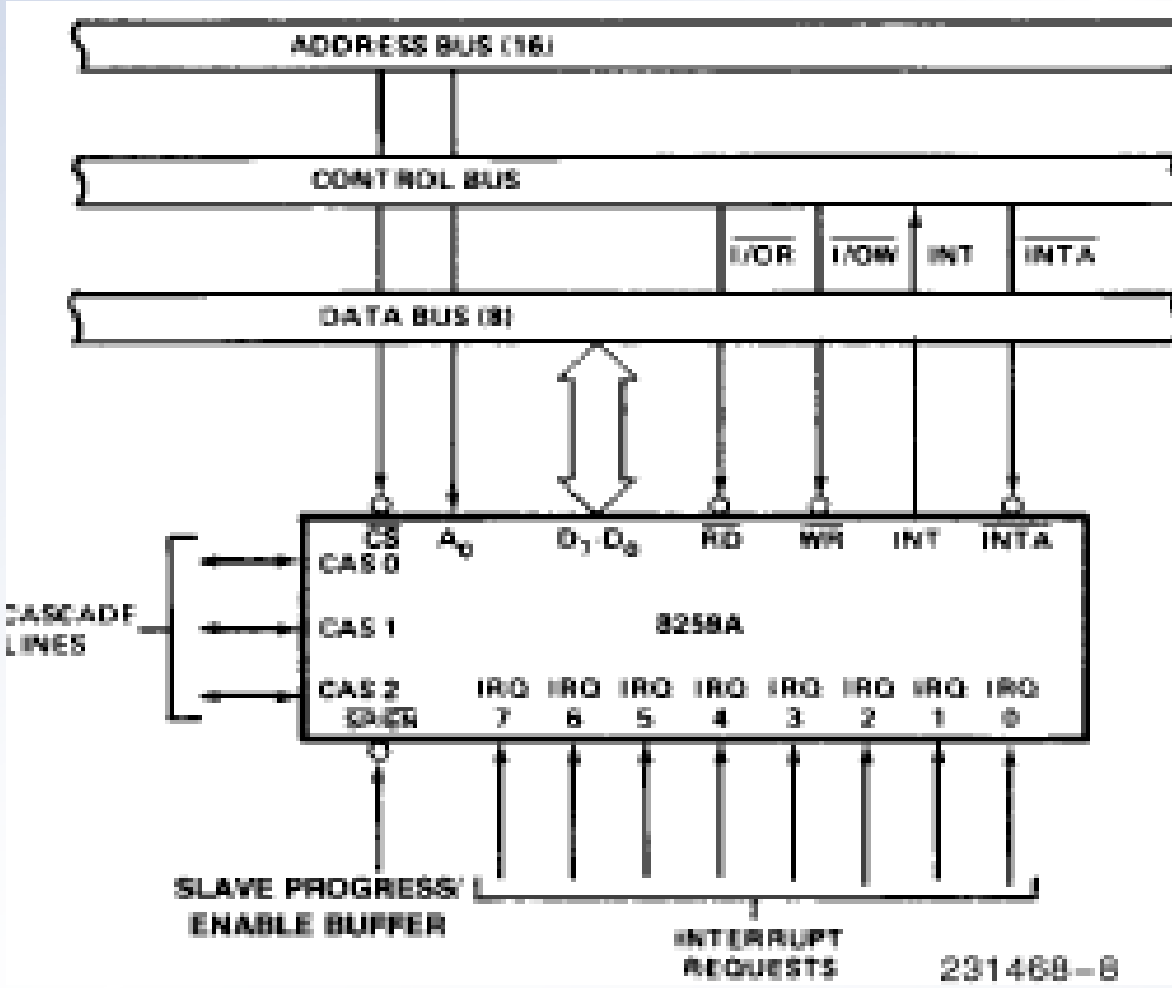
PIC i8259a



PIC 8259a



PIC 8259a

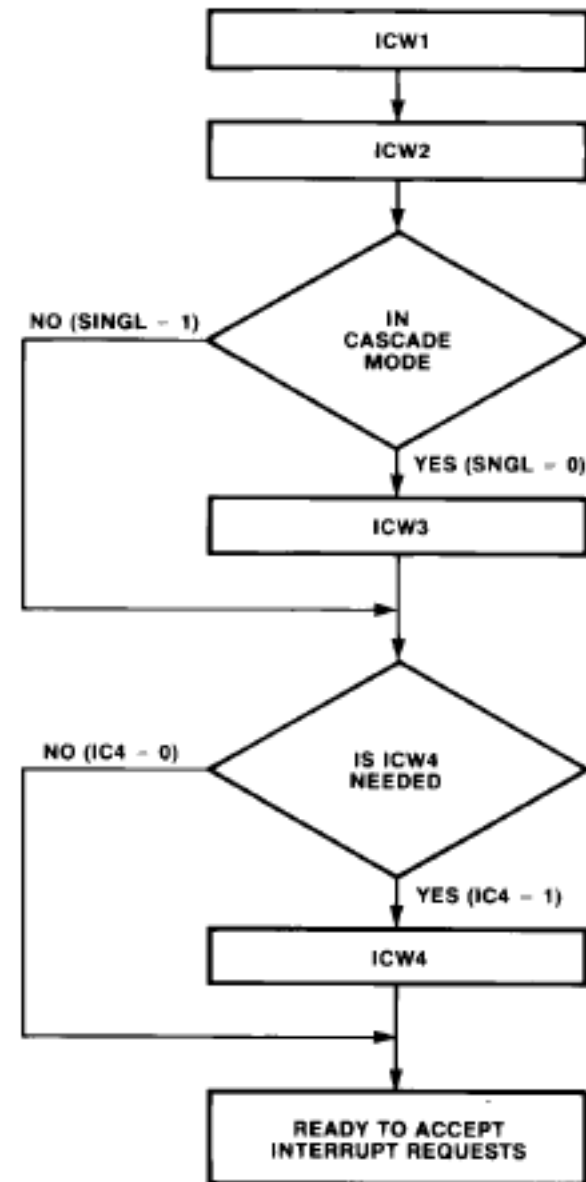


PIC 8259a – Fasi di funzionamento

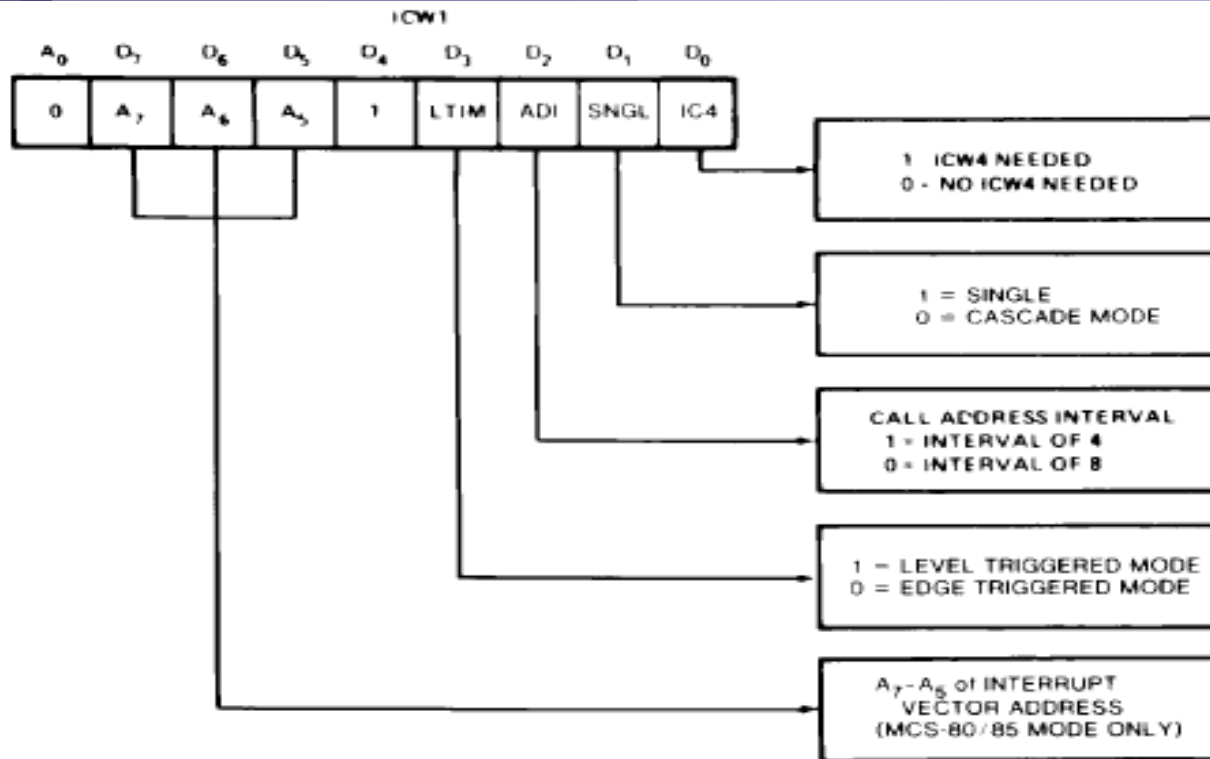
- 1: 1 o più IRQ sulle linee IR7-0 divengono attive e settano i corrispondenti bit nel registro IRR
- 2: il PIC valuta le richieste ed eventualmente manda alla CPU il segnale INT
- 3: La CPU manda l'ack per l'INT
- 4: appena arriva l'ack, viene settato il bit della ISR a livello più alto e sul bus dati viene posizionato il codice di una CALL (11001101), l'IRR bit e' resettato
- La CPU risponde con ulteriori ack e forza il PIC a posizionare l'indice del vettore ISR sul data bus
- Se AOEI e' settato anche il bit della ISR viene resettato.

PIC i8259a - Inizializzazione

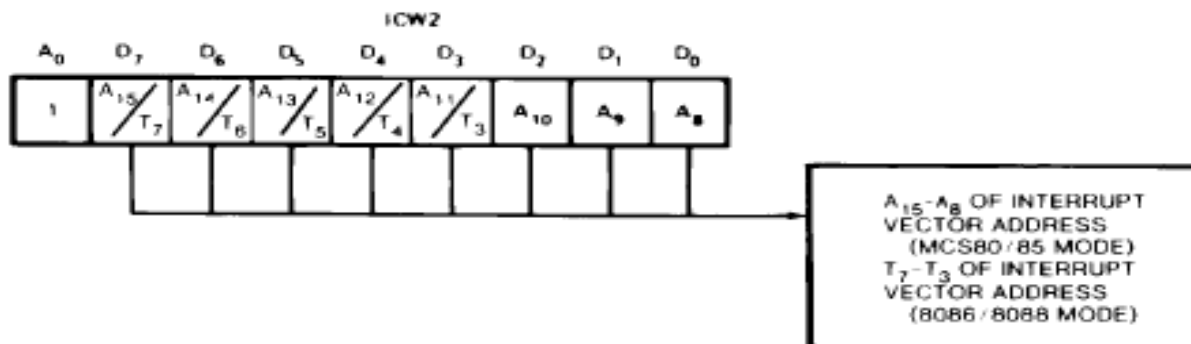
- 4 Initialization Control Word (ICW)



PIC i8259a - ICW

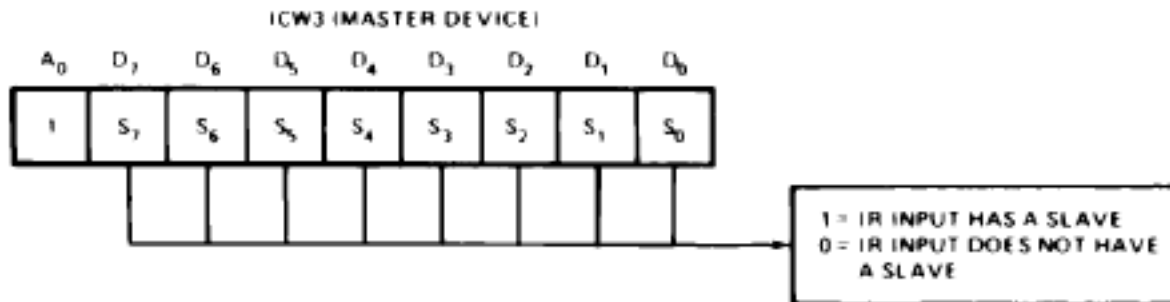


231488-10

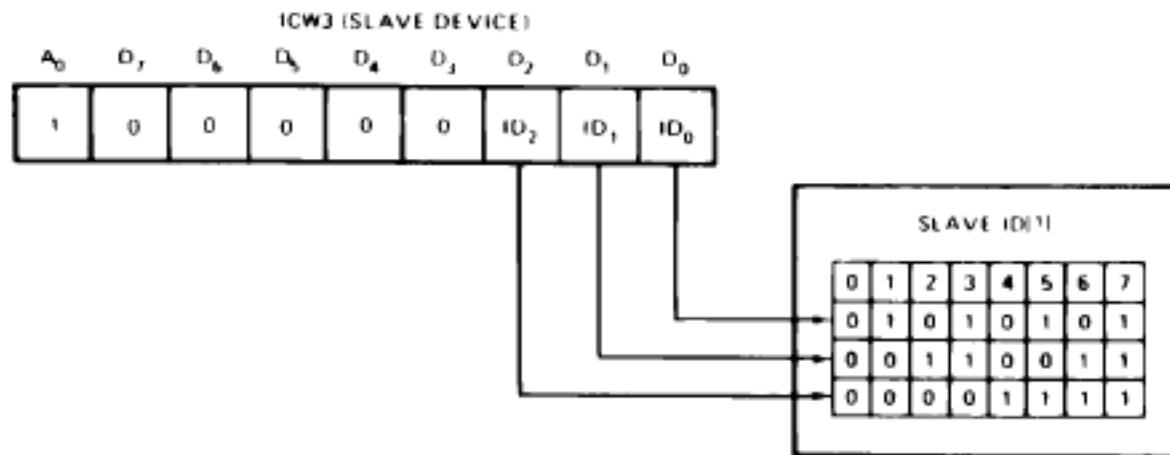


231488-11

PIC i8259a - ICW

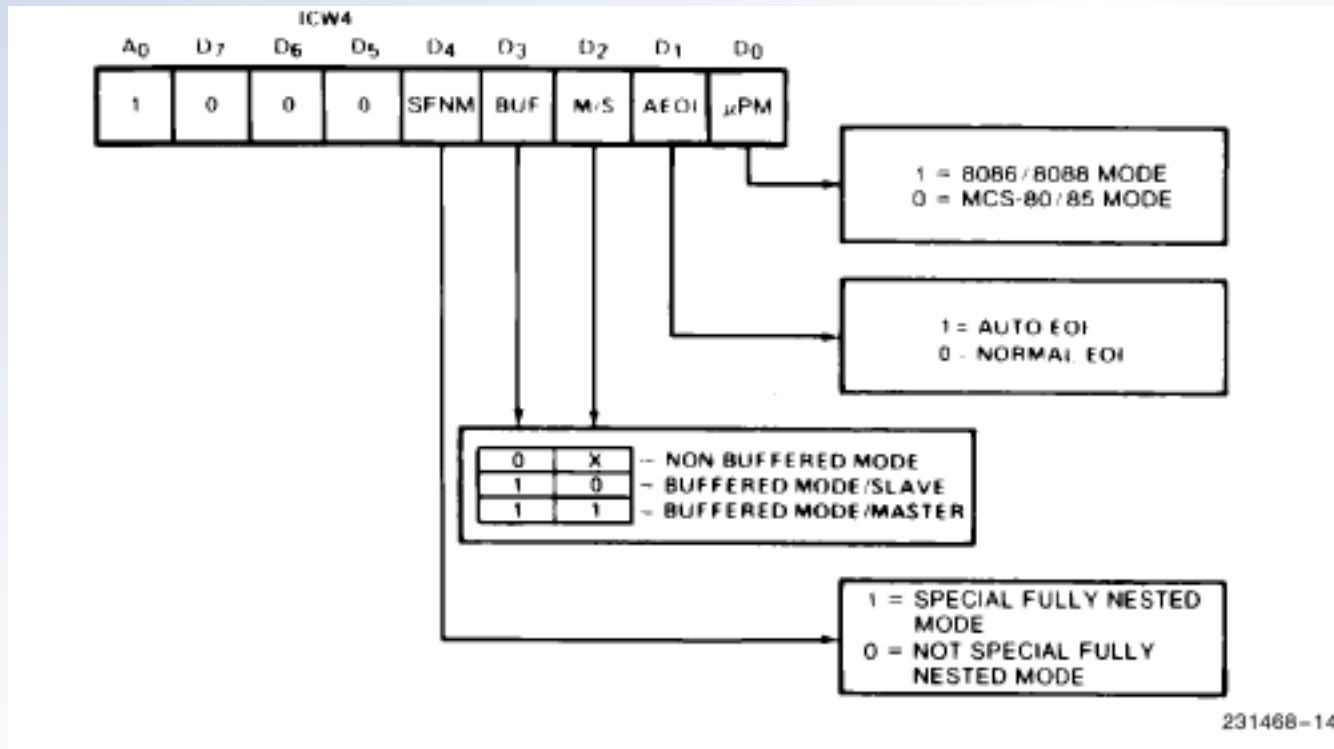


231468-12



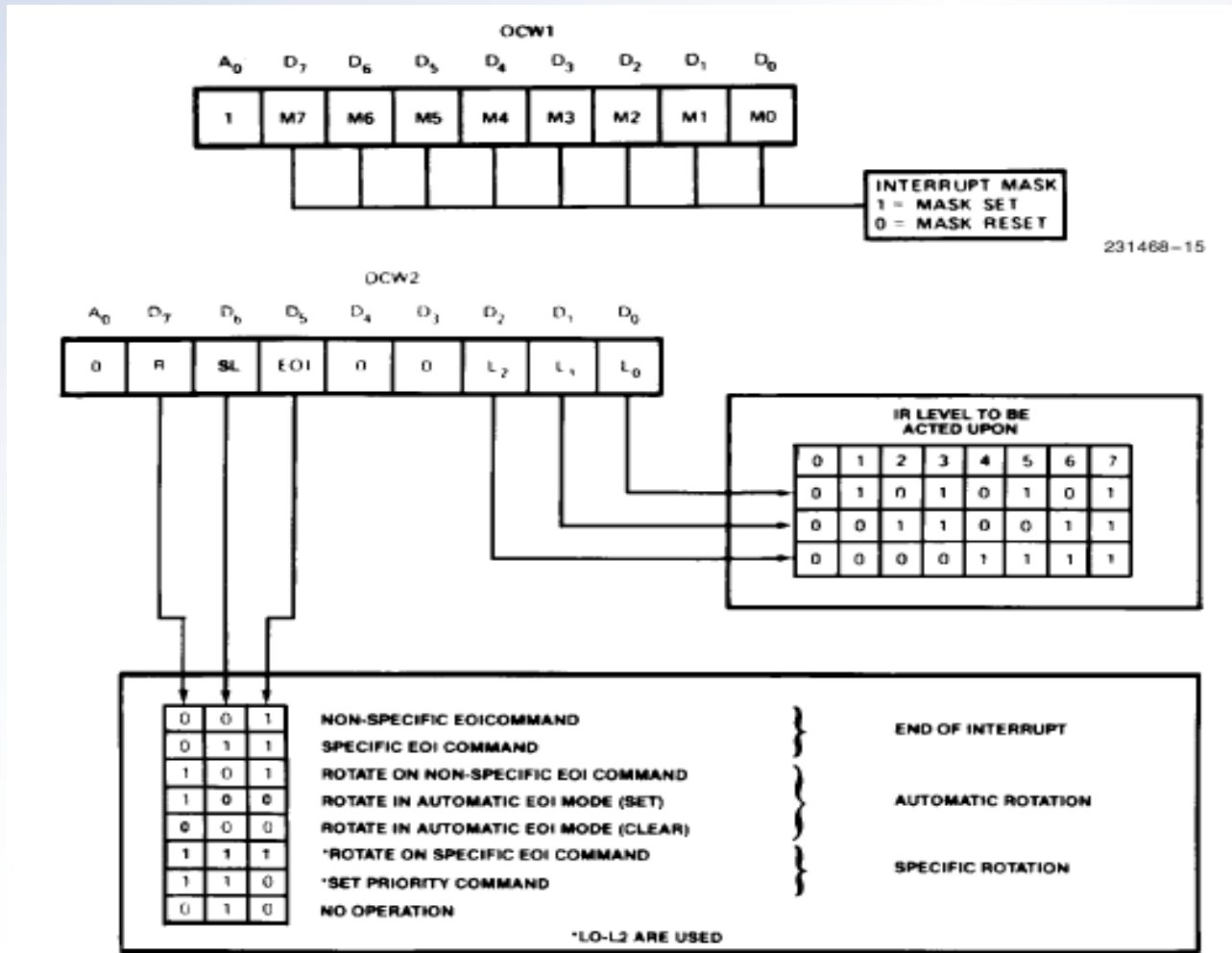
231468-13

PIC i8259a - ICW

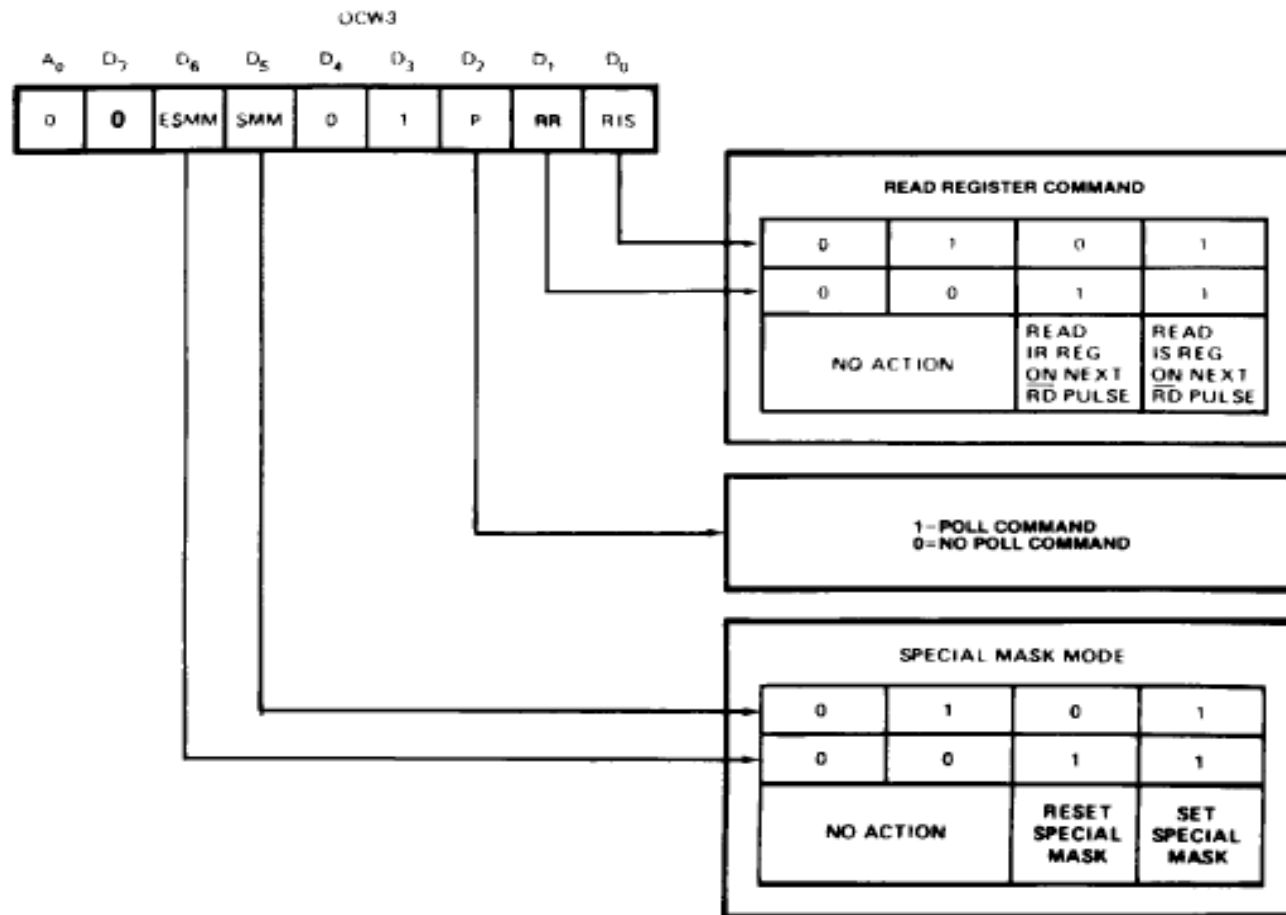


PIC i8259a - Controllo

- 3 Operation Command Word



PIC i8259a - Controllo



PIC 8259a – Modi funzionamento

- Fully Nested Mode
 - Gestione Normale delle priorità.
 - Segnale INT alto fino a che non viene settato EOI oppure se AOEI e' settato
- Automatic Rotation
 - Device allo stesso priority Level
 - Simile al round robin
- Specific Rotation
 - Il programmatore può cambiare i livelli di priorità

PIC i8259a – Registri di Stato

- Tramite opportune OCW è possibile accedere in lettura ai registri di stato:
- *Interrupt Request Register (IRR)*: 8 bit, contiene i livelli delle interruzioni che non hanno ancora avuto un ACK
- *In-Service Register (ISR)*: 8 bit, Contiene i livelli delle interruzioni che sono gestite dal PIC
- *Interrupt Mask Register (IMR)*: La maschera delle interruzioni.